

ABSTRACT OF JAPANESE  
UTILITY MODEL APPLICATION PUBLICATION NO. 58-93042

Title of the Invention

Semiconductor Switch of Both Pole Switching Type

Claim

A semiconductor switch of a both pole switching type equipped with a pair of field effect transistors having source and drain electrodes respectively inserted in a pair of signal lines in series, and having gate electrodes supplied with a common control signal, characterized in that resistor circuits are provided between the source electrodes or the drain electrodes and the gate electrodes of the pair of field effect transistors, at least part of the resistor circuits being formed by a variable resistor.

THIS PAGE BLANK (USPTO)

# 公開実用 昭和58—93042

⑨ 日本国特許庁 (JP)

⑩ 實用新案出願公開

⑪ 公開実用新案公報 (U)

昭58—93042

54 Int. Cl.<sup>3</sup>  
H 03 K 17/687

識別記号

府内整理番号  
7105—5 J

⑫ 公開 昭和58年(1983)6月23日

審査請求 未請求

(全 頁)

⑬ 両極開閉型の半導体スイッチ

参考案者 奥住俊樹

武藏野市中町2丁目9番32号株

式会社横河電機製作所内

⑭ 実願 昭56—190161

⑮ 出願 昭56(1981)12月18日

心出願人 株式会社横河電機製作所

⑯ 参考案者 稲生清春

武藏野市中町2丁目9番32号

武藏野市中町2丁目9番32号株

式会社横河電機製作所内

⑰ 代理人 弁理士 井出直孝

## 明細書

### 1. 考案の名称

両極開閉型の半導体スイッチ

### 2. 実用新案登録請求の範囲

(1) 一対の信号線の各々に直列にソース電極およびドレイン電極が挿入された一対の電界効果トランジスタを備え、この一対の電界効果トランジスタのゲート電極に共通の制御信号を与えるように構成された両極開閉型の半導体スイッチにおいて、上記一対の電界効果トランジスタのソース電極およびまたはドレイン電極とゲート電極との間に抵抗回路が接続され、この抵抗回路の少なくとも一部が可変抵抗器により構成されたことを特徴とする両極開閉型の半導体スイッチ。

### 3. 考案の詳細を説明

本考案は熱電対入力など微小アナログ信号の開閉を行う半導体スイッチの改良に関する。

計測器や制御機器の入力信号回路などでは、微

小信号を一对の信号線の両極で同時に開閉するスイッチ回路が用いられる。このスイッチ回路の出力が、差動回路に与えられる場合などでは、この両極の開閉が正確に同時であることが必要であるが、電界効果トランジスタにはバラツキがあるときは、ゲート電極を共通の制御信号で駆動しても正確に同時に開閉しない。この開閉動作が同時に行われないと、後段の差動回路ではオフセット電圧となつて、誤差を生じることになる。

この開閉動作を同時に行わせるためには、電界効果トランジスタの素子のバラツキを小さくすることが必要であつて、歩留りが悪くなり装置が高価になる。

本考案はこれを改良するもので、電界効果トランジスタの素子にバラツキがある場合にも、これを簡単な調整操作により、同時に開閉動作を行うように調整することのできるスイッチを提供することを目的とする。

本考案は、一对の電界効果トランジスタのソース電極および(または)ドレイン電極とゲート電

極との間に抵抗回路を接続し、この抵抗回路の少なくとも一部が調整可能な可変抵抗器により構成されたことを特徴とする。

実施例図面により説明する。第1図は本考案実施例スイッチの長部回路図である。 $T_1$ 、 $T_2$ は入力端子、 $T_3$ 、 $T_4$ は出力端子である。この入力端子 $T_1$ および $T_2$ と、出力端子 $T_3$ および $T_4$ との間に、一対の電界効果トランジスタ $Q_1$ および $Q_2$ のドレイン電極およびソース電極が図のように接続され、半導体スイッチ回路を構成する。両電界効果トランジスタ $Q_1$ および $Q_2$ のゲート電極は共通に接続され、このゲート電極に制御信号を与えて、両電界効果トランジスタ $Q_1$ および $Q_2$ を同時に開閉するよう構成する。コンデンサ $C_3$ は保持用コンデンサであつて、電界効果トランジスタ $Q_1$ および $Q_2$ が導通状態にあるときに充電され、開放状態になつてもひきつづき出力端子 $T_3$ および $T_4$ をその電圧に保持する。

ここで、本考案の特徴とするとところは、ゲート電極の電位を可変抵抗器 $VR$ の中点に接続し、こ

の可変抵抗器  $V_R$  の両端は、それぞれ抵抗  $R_1$  または  $R_2$  を介して、電界効果トランジスタ  $Q_1$  および  $Q_2$  の各ソース電極に接続したところにある。

さらに、ゲート電極の制御回路について説明すると、電源  $V_{CC}$  と  $V_{EE}$  との間に抵抗  $R_3$  とスイッチ  $S$  の直列回路が構成され、このスイッチ  $S$  の電位が、ダイオード  $D$  およびコンデンサ  $C_1$  の並列回路により、電界効果トランジスタ  $Q_1$  および  $Q_2$  に接続される。この構成ではスイッチ  $S$  が閉じると、ゲート電極の電位は  $V_{EE}$  になつて、両電界効果トランジスタ  $Q_1$  および  $Q_2$  は非導通の状態になり、スイッチ  $S$  が開くと同  $Q_1$  および  $Q_2$  は導通状態になる。

電界効果トランジスタには、第2図に示すようにゲート電極とソース電極との間に、接合容量  $C_{GS}$  がある。スイッチ  $S$  が開放されてダイオード  $D$  が非導通になると、この接合容量  $C_{GS}$  に充電されていた電荷が、第2図に矢印で示すようなループで放電され、この接合容量  $C_{GS}$  の両端電位がビンチオフ電圧に達したときに、電界効果トランジスタ

$Q_1$  は導通状態になる。この接合容量  $C_{GS}$  にバラツキがあると、二つの電界効果トランジスタ  $Q_1$  および  $Q_2$  の動作にはずれが生じる。また、接合容量  $C_{GS}$  が等しくとも、ピンチオフ電圧にバラツキがあれば、同様にずれが生じる。

本考案の回路では、第1図に示すように可変抵抗器  $VR$  を備えるので、この可変抵抗器  $VR$  を調節することにより、二つの電界効果トランジスタ  $Q_1$  および  $Q_2$  について、上記接合容量  $C_{GS}$  が放電を開始してから導通状態になるまでの時間を等しくすることができる。各抵抗器の抵抗値は、入力電圧および必要な時定数の値により適当に定めることができることである。

第3図は本考案の別の実施例についての要部回路図である。この例は前記例のポテンシオメータ型の可変抵抗器  $VR$  に代えて、二端子型の可変抵抗器  $VR'$  を用い、これを上記例の抵抗  $R_1$  に替えたもので、同様に時定数を可変調節することができる。

このほかにも、可変抵抗器を両側に用いるその

他の変形回路により、本考案を実施することができる。さらに電界効果トランジスタの導電型の変更あるいは抵抗回路をドレイン側に接続する等の変更によつても、同様に本考案を実施することができる。

第4図は本考案によるスイッチを応用したマルチプレクサの構成図である。これは、 $n$ 個の入力  $I_1 \sim I_n$  に到来する微小アナログ信号を1個の出力  $O_1$  に順次接続するための回路であつて、スイッチ  $S_{W1} \sim S_{Wn}$  あるいは  $S'_{W1}, S'_{W2}$  は両極型の開閉スイッチが用いられ、ここに本考案のスイッチを使用すると、きわめて効果的である。

本考案によれば、電界効果トランジスタの素子にバラツキがあつても、調整により同時に開閉動作を行うように設定することができる。本考案の回路は、

- (1) 外部から調整用のバイアス電圧を与える必要がないので構造が簡単である、
- (2) 敵マイクロボルトの微小電圧の調整ができる、

(3) 電界効果トランジスタの接合容量はきわめて小さく、このバラツキを付加容量により補償することはほとんど不可能であるが、これを抵抗により調整することができる、

(4) バラツキの要因を問わずに調整できる等の優れた特徴がある。

#### 4 図面の簡単な説明

第1図は本考案実施例回路図。

第2図は動作説明用の等価回路図。

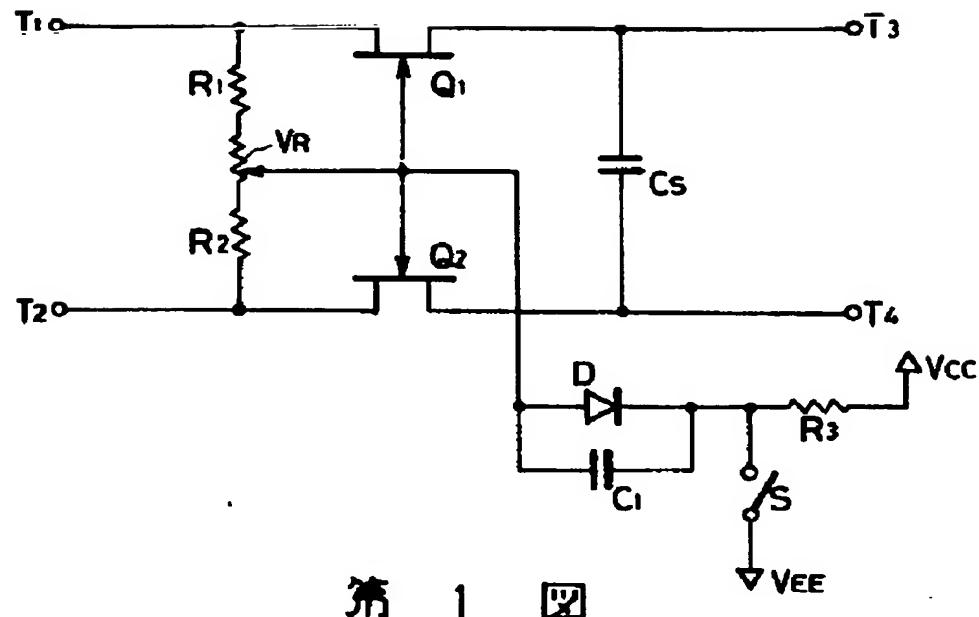
第3図は本考案の別の実施例回路図。

第4図は本考案によるスイッチをマルチブレクサに実施した応用例の回路図。

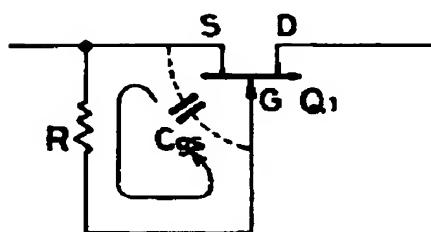
$Q_1$ 、 $Q_2$ …一対の電界効果トランジスタ、 $R_1$ 、 $R_2$ 、 $V_R$ …抵抗回路、 $V_R$ …可変抵抗器。

实用新案登録出願人 株式会社 横河電機製作所

代理人 弁理士 井出直孝



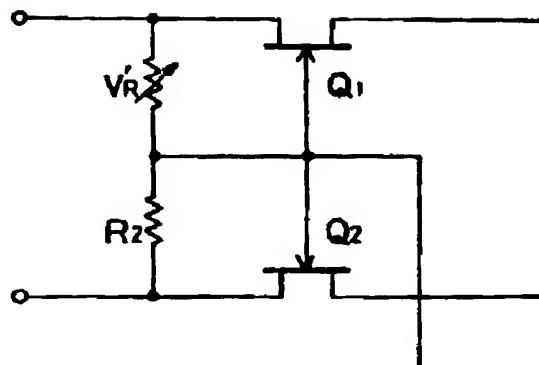
第 1 図



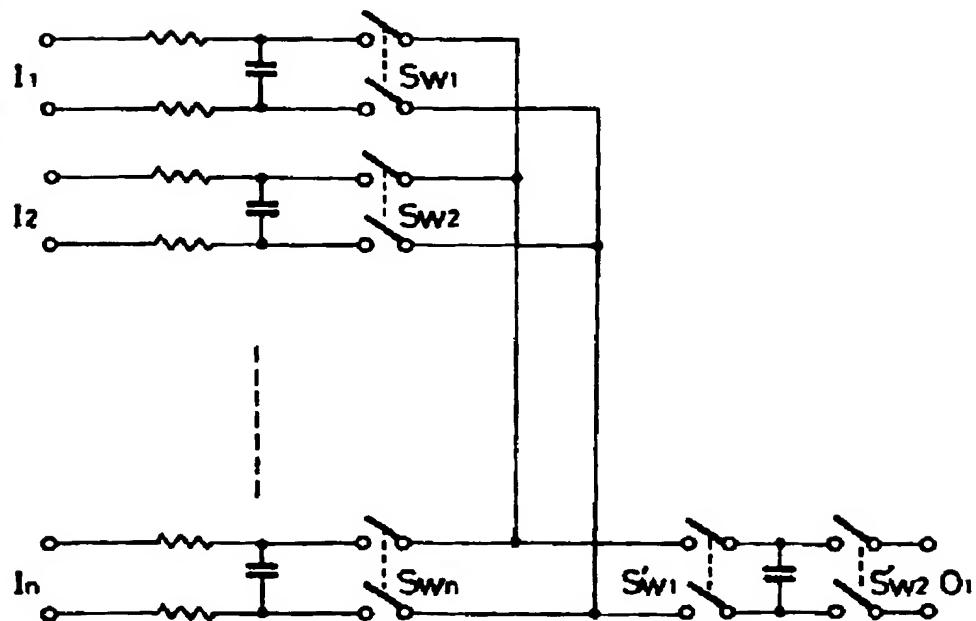
第 2 図

417

米国58 93042



第 3 図



第 4 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)